

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-061149

(43)Date of publication of application : 06.03.2001

(51)Int.Cl.

H04N 7/32

(21)Application number : 11-234538

(71)Applicant : KDD CORP

(22)Date of filing : 20.08.1999

(72)Inventor : YONEYAMA AKIO
NAKAJIMA YASUYUKI
YANAGIHARA HIROMASA
SUGANO MASARU

(54) IMAGE CODER OF SWITCHING FRAME STRUCTURE/FIELD STRUCTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a dynamic image coder than adaptively selects a frame structure or a field structure, in response to the features of an input image.

SOLUTION: A discrimination result of an

interlaced/noninterlaced image discriminating section 2 is

outputted to a reduction feature planar generating section 4.

The generating section 4 generates a reduction feature plan

reflecting the feature of an image that is discriminated to be an

interlace image. A simple motion retrieval section 6 applies a

simple motion retrieval processing between two reduction

feature planes at constant time intervals and outputs a motion

compensation prediction error amount in this case as image

change amount information. A frame structure/field structure

decision section 8 decides coding by a frame structure, when

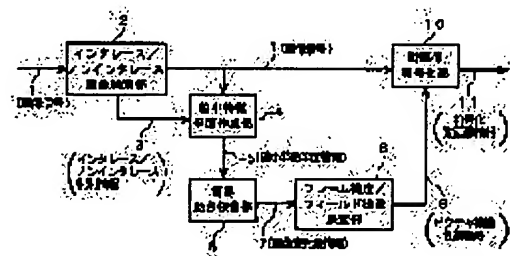
the image change amount is small and decides coding by a field structure, when image change

amount is large on the basis of the image change amount information and provides the output of

image structure control signal. A dynamic image coding section 10 applies dynamic image codings

to a received image signal, in accordance to the image structure control signal and provides the

output of a compression coded dynamic image.



LEGAL STATUS

[Date of request for examination]

10.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2001-61149
(P2001-61149A)

(43) 公開日 平成13年3月6日 (2001.3.6)

(51) Int.Cl.⁷

H 0 4 N 7/32

識別記号

F I

H 0 4 N 7/137

テ-マコ-ド* (参考)

Z 5 C 0 5 9

審査請求 未請求 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願平11-234538

(22) 出願日 平成11年8月20日 (1999.8.20)

(71) 出願人 000001214

ケイディディ株式会社
東京都新宿区西新宿2丁目3番2号

(72) 発明者 米山 暁夫

埼玉県上福岡市大原2-1-15 株式会社
ケイディディ研究所内

(72) 発明者 中島 康之

埼玉県上福岡市大原2-1-15 株式会社
ケイディディ研究所内

(74) 代理人 100084870

弁理士 田中 香樹 (外1名)

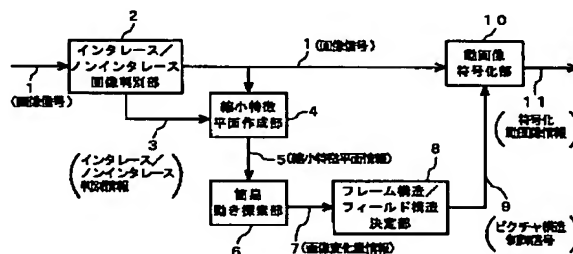
最終頁に続く

(54) 【発明の名称】 フレーム構造/フィールド構造切替式画像符号化装置

(57) 【要約】

【課題】 入力画像特徴に応じてフレーム構造/フィールド構造を適応的に切り替える動画画像符号化装置を提供することにある。

【解決手段】 インタレース/ノンインタレース画像判別部2の判別結果は縮小特徴平面作成部4に出力される。該作成部4では、インタレース画像と判別された画像に対して、画像特徴を反映した縮小特徴平面を作成する。簡易動き探索部6では、時間的に一定間隔の2枚の縮小特徴平面間における簡易動き探索処理を行い、その際の動き補償予測誤差量を画像変化量情報として出力する。フレーム構造/フィールド構造決定部8では、前記画像変化量情報から、該画像変化量が小さい場合にフレーム構造での符号化、大きい場合にはフィールド構造での符号化を決定し、ピクチャ構造制御信号として出力する。動画画像符号化部10では、入力される画像信号を前記ピクチャ構造制御信号に従って動画画像符号化を行い、圧縮符号化動画画像を出力する。



【特許請求の範囲】

【請求項1】 インタレース画像をフィールド構造およびフレーム構造のどちらでも符号化することが可能なフレーム構造／フィールド構造切替式画像符号化装置において、

連続的に入力される画像がインタレース画像であるかノンインタレース画像であるかを判別する手段を具備し、インタレース画像であると判別した場合にフィールド構造での符号化を選択し、それ以外の場合にフレーム構造での符号化を選択するようにしたことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【請求項2】 請求項1に記載のフレーム構造／フィールド構造切替式画像符号化装置において、入力画像がインタレース画像であるかノンインタレース*

$$\text{Max}(d(0,-2), d(0,2), d(-1,1)) < \text{閾値} \quad \cdots (1)$$

$$(\text{Max}(d(0,-2), d(0,2), d(-1,1)) + \text{offset}) < \text{Min}(d(0,-1), d(0,1)) \quad \cdots (2)$$

ここで、 $d(a,b)$ は a, b の絶対差分値を表す。

【請求項4】 インタレース画像をフィールド構造およびフレーム構造のどちらでも符号化することが可能なフレーム構造／フィールド構造切替式画像符号化装置において、

連続的に入力される画像について、時間的間隔のある2画像の相関を算出する手段と、該相関に基づいて、フィールド構造およびフレーム構造のいずれで符号化を行うかを決定する手段とを具備し、該相関が高い場合にフレーム構造での符号化を行い、該相関が低い場合にフィールド構造での符号化を行うことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【請求項5】 請求項4に記載のフレーム構造／フィールド構造切替式画像符号化装置において、前記2画像の相関を算出する手段は、連続的に入力される画像の特徴を反映した縮小平面を作成する手段と、該縮小平面上での簡易動き探索処理を行う手段とを具備し、

該簡易動き探索処理において得られた動き補償予測誤差量大きい場合にフィールド構造での符号化を選択するようにしたことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【請求項6】 請求項5に記載のフレーム構造／フィールド構造切替式画像符号化装置において、前記画像の特徴を反映した縮小平面の作成する手段は、画像を小ブロック単位に分割し、該分割された小ブロック毎の偏差量を算出し、該偏差量を縮小平面の要素とすることを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【請求項7】 請求項4～6のいずれかに記載のフレーム構造／フィールド構造切替式画像符号化装置において、

* 画像であるかの判別のために、画像内の任意の位置の垂直方向に連続する画素の空間的相関を測定し、同フィールド間の相関が異フィールド間の相関よりも高い場合にインタレース画像であると判断するようにしたことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【請求項3】 請求項2に記載のフレーム構造／フィールド構造切替式画像符号化装置において、

垂直方向に連続する画素の空間的相関の測定に、下記の(1)、(2)式に示す条件を満たす画素数が(1)式を満たす画素数の一定割合以上の場合に、フィールド構造での符号化を選択するようにしたことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

入力画像がインタレース画像かノンインタレース画像かの判別を行う手段を具備し、

インタレース画像と判別された画像についてのみ、前記2画像間の相関を検出して画像変化量の解析、およびフィールド構造／フレーム構造の選択を行い、インタレース画像と判別されなかった画像はフレーム構造を選択するようにしたことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【請求項8】 請求項7に記載のフレーム構造／フィールド構造切替式画像符号化装置において、インタレース／ノンインタレース画像の切替設定手段を具備し、

入力画像の最初に入力される一枚または複数枚の画像により入力画像がインタレース画像かノンインタレース画像かの判別を行い、該判別結果に基づいてインタレース／ノンインタレース画像の切替設定手段の設定をするようにしたことを特徴とするフレーム構造／フィールド構造切替式画像符号化装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明はフレーム構造／フィールド構造切替式画像符号化装置に関し、特にデジタル動画画像信号をフレーム構造、およびフィールド構造のどちらでも符号化を行うことが可能な動き補償予測を用いた画像符号化装置に関する。

【0002】

【従来の技術】デジタル動画画像情報は、サンプリングされた静止画の連続により表現される。この画像の表現方法には二種類あり、一方をノンインタレース画像、またはプログレッシブ画像、他方をインタレース画像と呼ぶ。次にノンインタレース画像、インタレース画像の構造を示す。

【0003】図2は円形の物体が左から右に移動している映像をノンインタレース画像として表したものであ

る。動画画は、 t_1 時間毎にサンプリングされ、 t_1 時間毎の連続した静止画像で表現される。動画画の解像度とサンプリングされた静止画像の解像度は等しい。

【0004】一方、図3は、図2と同様の映像をインタレース画像で映像表現したものである。映像は t_2 時間毎の奇数番目の走査線のみを含む画像と偶数番目の走査線のみを含む画像との交互により表現される。このインタレース画像の表現方法は2種類ある。

【0005】一つは、この奇数番目の走査線のみ、または偶数番目のみを一枚の画像として表現するフィールド構造である。フィールド画像の解像度は、フレーム画像に対して垂直方向に $1/2$ となる。他の一つは、連続する2フィールドの画像から一枚の画像を作成したものである。これがフレーム構造である。この場合の画像は、画素列水平1ライン毎に異なるフィールドの映像を交互に配置されている。

【0006】図12に、従来の動画画符号化装置のブロック図を示す。従来は、図示されているように、動画画符号化装置は予め指定されたピクチャ構造（フィールド構造又はフレーム構造）で符号化するように構成されている。

【0007】図13は、図12の動画画符号化装置の構成および動作を示したブロック図である。図13において、第一画面の入力画像信号1が入力された場合、予測モード制御部12により各々のスイッチはそれぞれ①側に接続されており、入力信号は高い符号化効率を得るために直交変換器3に直接入力され、該直交変換器3でDCT（離散コサイン変換）などを用いて直交変換され、量子化器4で直交変換係数が量子化される。この量子化係数は第1可変長符号化器5でハフマン符号などの可変長符号に変換されてビデオ多重化器15に入力される。

【0008】一方、逆量子化器6に入力した量子化係数は逆量子化され、さらに逆直交変換器7で画像データが復元される。復元された画像データはフレームメモリ9に蓄積される。また、ビデオ多重化器15では、第1可変長符号化器5からの符号化データや量子化器4からの量子化情報18を多重化して符号化ビデオデータ出力16として出力する。

【0009】次の画面の入力画像信号1が入力されるようになると、符号化モード制御部12により、各々のスイッチは②側の接点に接続され、入力画像信号1が予測信号減算器2および動き検出器10に入力される。動き検出器10では該入力画像信号1とフレームメモリ9から入力された参照画像とで動きベクトルが検出され、該動きベクトルは位置シフタ11と第2可変長符号化器14に入力される。第2可変長符号化器14では、動きベクトル情報がハフマン符号などの可変長符号に変換されてビデオ多重化器15に入力される。

【0010】位置シフタ11では、動きベクトルによって指定される画像信号をフレームメモリ9から抽出し、

動き補償予測信号として予測信号減算器2および局所復号加算器8に出力される。予測信号減算器2で入力画像信号1から動き補償予測信号が減算され、その予測誤差が符号化される。予測誤差信号は高い符号化効率を得るために直交変換器3においてDCT（離散コサイン変換）などを用いて直交変換され、量子化器4で量子化された信号は第1可変長符号化器5でハフマン符号などの可変長符号に変換される。また復号側と同一の予測信号を用いるために、量子化器4で得られる量子化係数を逆量子化器6で逆量子化し、逆直交変換器7で予測誤差信号が局所的に復号される。さらに動き補償予測信号が局所復号加算器8で復元された予測誤差信号と加算され、フレームメモリ9に蓄積される。

【0011】動き補償予測符号化を用いた動画画の圧縮符号化では、一般に動き補償予測を行う画像間での相関が高いほど符号化効率が高くなる。従って、静止画に近い映像では、符号化画像と動き補償予測符号化を行う参照画像との間隔を大きくとることで符号化効率が改善するが、変化の激しい映像では参照画像との間隔が大きくなると符号化効率が低下してしまう。これは、符号化画像と参照画像との相関が低くなり、動き補償予測が効果的ではなくなるためである。

【0012】フレーム構造、フィールド構造のピクチャ構造違いによる符号化時の違いは、この符号化画像と予測に用いる参照画像との最小距離にある。フレーム構造を用いた場合には、参照画像との間隔の最小値は図3における時間 t_1 となるが、フィールド構造の場合には図3における時間 t_2 （時間 t_1 の半分）とすることが可能である。したがって、動きの激しい映像においては、フィールド構造をとることによって、動き補償予測符号化を効果的に動作させることができ、結果として符号化効率を改善することが可能である。

【0013】フレーム構造／フィールド構造のどちらでも符号化することが可能な動画画圧縮方式では、符号化するピクチャ画像一枚を、フィールド画像一枚に対応させて符号化する「フィールド構造」での符号化と、符号化する画像一枚をインタレースフレーム画像一枚に対応させて符号化する「フレーム構造」での符号化のどちらを利用することも可能である。しかし、従来は動画画の符号化を行う前にあらかじめフレーム構造／フィールド構造のどちらの構造をとるかを外部から指定し、入力される動画画に対して該指定された構造を固定的に利用して符号化を行い、符号化動画画情報を出力する。

【0014】

【発明が解決しようとする課題】前記した従来方法による画像の符号化においては、図12に示したように、画像の特徴に関係なく、固定的なピクチャ構造をとり符号化を行う。したがって、例えばフィールド構造とすることで符号化効率が改善するような動きの激しい画像素材を符号化する場合にも、符号化のピクチャ構造があらか

10

20

30

40

50

じめフレーム構造と指定されている場合には、フレーム構造での符号化を継続することになり、結果として符号化効率の低下を招くことになる。また逆に、フィールド構造での符号化を指定している場合には、フレーム構造での符号化効率が改善する場合であっても、固定的にフィールド構造を利用するために符号化効率が改善しない。

【0015】また、入力された映像がインタレース画像であるか、ノンインタレース画像であるかがわからない場合には、あらかじめ別の何らかの方法により入力画像がインタレース画像であるかどうかの判別を行い、その判定した情報を元に符号化時に外部からピクチャ構造の切替を行うといった2段階方式による実現となる。このような2段階方式は、実時間で符号化を想定した場合には不可能である。

【0016】本発明の目的は、前記した従来技術の問題点を解決し、画像の特徴、構造に関する情報のない入力画像に対して、入力画像のインタレース／ノンインタレースの判別を自動的にを行い、また入力される画像の特徴を解析し、動画像圧縮符号化におけるピクチャ構造をフレーム構造／フィールド構造と適応的に変化させることで、符号化効率の向上を達成し、符号化画像品質を改善する画像符号化装置を提供することにある。

【0017】

【課題を解決するための手段】前記目的を達成するために、本発明は、連続的に入力される画像がインタレース画像であるかノンインタレース画像であるかを判別する手段を具備し、インタレース画像であると判別した場合にフィールド構造での符号化を選択し、それ以外の場合にフレーム構造での符号化を選択するようにした点に第1の特徴がある。また、本発明は、該インタレース画像の検出の際に、サンプリングされた静止画像の画素情報の相関を利用する点に第2の特徴がある。また、本発明は、入力されるインタレース画像から、該画像の変化量を算出し、該算出値を元に、フレーム構造／フィールド構造の切替を行う点に第3の特徴がある。また、本発明は、入力画像の変化量の算出に、画素の小ブロック単位での偏差を利用した簡易動き探索を利用した点に第4の特徴がある。

【0018】前記した特徴によれば、従来の固定的なフレーム構造／フィールド構造の選択時には避けることのできなかった入力画像の特徴変化による符号化効率の低下を解消することができ、また符号化前にあらかじめ把握しておく必要があった画像のインタレース／ノンインタレースの区別についても符号化時に自動的に検知するために、入力画像の特徴、構造に関わらず、効率的な符号化を行うことが可能となる。

【0019】

【発明の実施の形態】以下に、図面を参照して、本発明を詳細に説明する。図1は、本発明の一実施形態の構成

を示すブロック図である。なお、以下の説明では、動画像符号化方式として、図13に示した符号化装置を用いるものとするが、本発明はこれに限定されるものではない。

【0020】この実施形態は、連続して入力される画像信号（静止画像信号）からその画像がインタレース画像であるか否かの判別を行い、インタレース画像であった場合には縮小特徴平面を作成し、該縮小特徴平面を利用した簡易動き探索処理の結果を元に、フレーム構造／フィールド構造での符号化を決定するようにしたものである。

【0021】図1において、連続的に入力される画像信号1はインタレース／ノンインタレース画像判別部2によって、該画像がインタレース画像であるかノンインタレース画像であるかの判別を行われ、その判別結果はインタレース／ノンインタレース判別情報3として縮小特徴平面作成部4に出力される。縮小特徴平面作成部4では、インタレース／ノンインタレース画像判別部2においてインタレース画像と判別された画像に対して、画像特徴を反映した縮小特徴平面情報5を作成し、該縮小特徴平面情報5を簡易動き探索部6へと出力する。簡易動き探索部6では、2枚の縮小特徴平面間における簡易動き探索処理を行い、その際の動き補償予測誤差量を画像変化量情報7としてフレーム構造／フィールド構造決定部8に出力する。

【0022】フレーム構造／フィールド構造決定部8では、簡易動き探索部6から得られた画像変化量情報7から、該変化量が小さい場合にフレーム構造での符号化、変化量が大きい場合にフィールド構造での符号化を決定し、動画像符号化部10にピクチャ構造制御信号9として出力する。動画像符号化部10では、入力される画像信号1をフレーム構造／フィールド構造決定部8から指示されるピクチャ構造制御信号9に従って動画像符号化を行い、符号化動画像情報11を出力する。ここに、動画像符号化部10は、前記ピクチャ構造制御信号9によるフレーム構造／フィールド構造の指定に伴い、例えば図13の動き補償器10、第1可変長符号化器5、および第2可変長符号化器14の動作を、フレーム構造／フィールド構造での符号化に適応する方式に切り替える。

【0023】次に図1内の各部の構成および動作の一例を詳細に説明する。まずインタレース／ノンインタレース画像判別部2について説明する。画像がインタレース画像であるか否かの判別には、入力される画像情報から隣接するいくつかの画素を用いた計算により決定する。図4に入力されるフレーム画像情報の構造を示す。画像情報は、空間的に一様に配置される画素の配列により形成される。この画像情報から、図5に示すように任意の位置の垂直方向に連続する5画素の値を取り出し、その中で2画素間の絶対差分値を算出する。

【0024】算出する絶対差分値は、垂直方向で中央に

位置する画素を $p(0)$ とした $p(-2) \sim p(2)$ の5画素において、0と-2、0と2、-1と1、同フィールドに属する画素同士での絶対差分値と、0と-1、0と1の異フィールドに属する画素同士での絶対差分値を求める。そして、まず下記の(1)式の条件を満たすか否かを検証する。

*

$$(\text{Max}(d(0,-2), d(0,2), d(-1,1)) + \text{offset}) < \text{Min}(d(0,-1), d(0,1)) \quad \cdots (2)$$

ここで、 $d(a,b)$ は a,b の絶対差分値を表し、 $\text{Max}(a,b,c)$ は a,b,c の最大値、 $\text{Min}(a,b,c)$ は a,b,c の最小値を表すものとする。つまり、同フィールドの画素値が類似しており、最大絶対差分値が閾値(一定値)未満となっている場合に、異フィールドにおける絶対差分値の最小値が、同フィールドにおける絶対差分の最大値にoffset(一定値)を加えた値を超えるかどうかを検証する。この処理を画像内全画素、または任意の数の位置において行い、前記(1)式および(2)式を満たす点が、(1)式を満たす点の一定割合を超える場合には、その画像はインタレース画像と判別し、その結果をインタレース/ノンインタレース判別情報としてフレーム毎に縮小特徴平面作成部4に対して出力する。

【0027】また、この例では垂直方向の5画素を用いてインタレース/ノンインタレースの判別をする例を説明したが、画素数は隣接する同フィールドの画素と、異フィールドの画素間での比較を行うことができる3画素以上であれば、任意の画素数で検証が可能である。さらに、上記の検証を行う画素位置は、画像内全画素位置について行うことも可能であり、また、例えば垂直方向に5画素、水平方向に n 画素を1ブロックとして、該ブロック内の特定の位置、または任意の位置につき上記の検証を行う標本点調査を行うことも可能である。さらに、全く任意の点を無作為に抽出して行うことも可能である。

【0028】次に、図1内の縮小特徴平面作成部4の処理、すなわち、原画像から画像の特徴を反映した縮小平面を作成する処理について、図6を参照して説明する。まず、原画像を小ブロック単位に分割し、その小ブロック毎に代表値で表す。本発明では代表値には小ブロック毎の画素値の標準偏差を用いる。また、代表値には、平均値、中央値を利用することも可能である。また、この計算の際の画素値には、画素の輝度成分を用いることも可能であるし、その他の成分や、それらの平均を用いることも可能である。また、小ブロックのサイズも任意に設定することが可能である。縮小特徴平面のサイズは小ブロックのサイズを水平： ph 画素、垂直： pv 画素とすると、原画像(水平： H 画素、垂直： V 画素)のサイズに対して水平： H/ph 、垂直： V/pv となりサンプル数は原画像の画素数に対して $1/(ph \times pv)$ となる。この小ブロックの標準偏差を代表値とした縮小平面を縮小特徴平面情報5とする。

【0029】次に、図1内の簡易動き探索部6の処理に

*【0025】

$$\text{Max}(d(0,-2), d(0,2), d(-1,1)) < \text{閾値} \quad \cdots (1)$$

次に、前記(1)式の条件を満たした場合に、さらに次の(2)式の条件を満たすか否かを検証する。

【0026】

ついて説明する。該簡易動き探索部6は、縮小特徴平面作成部4により作成された縮小特徴平面情報5から、2枚の縮小特徴平面間における動き探索処理を行う。簡易動き探索を行う参照平面と対象平面との時間的距離は固定された任意の値である。動き探索方法としては、ブロックマッチングによる動き探索などが利用可能である。この場合、ブロックは、縮小特徴平面上の水平、垂直サイズともに任意の自然数をとることが可能である。したがって、最小で1サンプル単位、最大で1つの縮小特徴平面全体を1ブロックとしてブロック単位動き探索を行うことがなどが可能である。

【0030】図7を参照して説明すると、設定したブロックの左上の座標を $(k,1)$ とし、縮小特徴平面1上の要素を $c(k,1)$ 、縮小特徴平面2上の要素を $r(k,1)$ で表し、ブロックの水平方向サイズを N 、垂直方向サイズを M とし、探索範囲は水平方向に $\pm sh$ 、垂直方向に $\pm sv$ とする。この簡易動き探索において1要素の平均動き補償予測誤差量 $E(k,1)$ を、図14の(3)、(4)式のように、探索範囲内の最小誤差量により求める。

【0031】該予測誤差量 $E(k,1)$ は、2乗誤差量を求めた後、平方根処理を取ることも可能であり、また、絶対差分値を利用することも可能である。この簡易動き探索処理により得られる予測誤差量 $E(k,1)$ を、縮小特徴平面1上の全てのブロックについて行い、縮小特徴平面1における総和 E_{sum} を求める。該動き補償予測誤差量 E_{sum} は、2画像間における変化の大きさを表す指標となる。そして、該値 E_{sum} を画像変化量情報としてフレーム構造/フィールド構造決定部に出力する。次に、図1内のフレーム構造/フィールド構造決定部8では、入力されたフレーム毎の画像変化量情報から、この値の閾値処理により、閾値以上の値の場合にはフィールド構造、閾値未満の場合にはフレーム構造をとるよう判定し、動画像符号化部10に対して該判定結果をピクチャ構造制御信号9として出力する。

【0032】図1内の動画像符号化部10では、フレーム構造/フィールド構造決定部8から出力されるピクチャ構造制御信号9により指定されるピクチャ構造を用いて、入力される画像信号の圧縮符号化を行い、符号化動画像情報11を出力する。具体的には、動画像符号化部10は、例えば図13の動き補償器10、第1可変長符号化器5、および第2可変長符号化器14の動作を、前記ピクチャ構造に従ってフレーム構造/フィールド構造での符号化に適応する方式に切り替える。

【0033】図8は、本発明の第2実施形態の構成を示すブロック図である。図中の図1と同じ符号は、同一または同等物を示す。この実施形態は、縮小特徴平面作成部4、簡易動き探索部6、およびフレーム構造/フィールド構造決定部8により構成され、フレーム構造/フィールド構造決定部8が、簡易動き探索部6における簡易動き探索処理により得られた画像変化量情報7が大きい場合にフィールド構造での符号化を、小さい場合にフレーム構造での符号化を選択するようにした点に特徴がある。

【0034】図9は、本発明の第3実施形態の構成を示すブロック図である。図中の図1と同じ符号は、同一または同等物を示す。この実施形態は、インタレース/ノンインタレース画像判別部2、およびフレーム構造/フィールド構造決定部8より構成され、インタレース/ノンインタレース画像判別部2において入力画像がインタレース画像か否かの判別を行い、インタレース画像と判定された場合にはフレーム構造/フィールド構造決定部8においてフィールド構造を選択、ノンインタレース画像と判別された場合には、フレーム構造での符号化を選択するようにした点に特徴がある。

【0035】図10は、本発明の第4実施形態の構成を示すブロック図である。図中の図1と同じ符号は、同一または同等物を示す。この実施形態は、インタレース/ノンインタレース画像判別部2、インタレース/ノンインタレース切替部21、縮小特徴平面作成部4、簡易動き探索部6、およびフレーム構造/フィールド構造決定部8により構成され、インタレース/ノンインタレース画像判別部2における入力画像のインタレース/ノンインタレース画像の判別は、最初に入力される一枚、または複数枚の映像により決定し、この決定に基づいてインタレース/ノンインタレース切替部21はそのスイッチを“0”または“1”に設定し、以後の入力画像については、インタレース/ノンインタレース画像判別部2がインタレース/ノンインタレースの判別を行わないようにした点に特徴がある。

【0036】図11は、本発明の第5実施形態の構成を示すブロック図である。図中の図1と同じ符号は、同一または同等物を示す。この実施形態は、インタレース/ノンインタレース画像判別部2、インタレース/ノンインタレース切替部21、およびフレーム構造/フィールド構造決定部8より構成され、インタレース/ノンインタレース画像判別部2における入力画像のインタレース/ノンインタレース画像の判別は、最初に入力される一枚、または複数枚の映像により決定し、この決定に基づいてインタレース/ノンインタレース切替部21はそのスイッチを“0”または“1”に設定し、以後の入力画像については、インタレース/ノンインタレース画像判別部2がインタレース/ノンインタレースの判別を行わ

ないようにした点に特徴がある。

【0037】

【発明の効果】以上の説明から明らかなように、従来の固定されたピクチャ構造の符号化では、符号化効率の異なる映像は限られていたが、本発明によれば、入力画像の特徴や変化に応じたピクチャ構造に従って符号化を選択するようにしたので、どのような特徴の画像が入力されても、また画像特徴が途中で変化しても、高い符号化効率を保つことができる。

10 【0038】また、フレーム構造/フィールド構造のどちらでも符号化が可能な動き補償予測符号化を用いた動画像符号化方式として、MPEG-2ビデオ符号化方式を用いた動画像の符号化シミュレーション実験を行い、その結果、4Mbit/sの符号化レートで圧縮符号化した場合に、フレーム構造で固定した場合と比較して、本発明ではPSNRで0.4dB~1.0dB程度の画質の改善を行うことができた。

【図面の簡単な説明】

20 【図1】 本発明の第1実施形態の構成を示すブロック図である。

【図2】 ノンインタレース構造における画像の構成を示す図である。

【図3】 インタレース構造における画像の構成を示す図である。

【図4】 フレーム画像の構成を示す図である。

【図5】 絶対差分量を算出する画素を説明する図である。

【図6】 縮小特徴平面の作成を説明する図である。

【図7】 簡易動き探索処理を説明する図である。

30 【図8】 本発明の第2実施形態の構成を示すブロック図である。

【図9】 本発明の第3実施形態の構成を示すブロック図である。

【図10】 本発明の第4実施形態の構成を示すブロック図である。

【図11】 本発明の第5実施形態の構成を示すブロック図である。

【図12】 従来の動画像符号化方式を示すブロック図である。

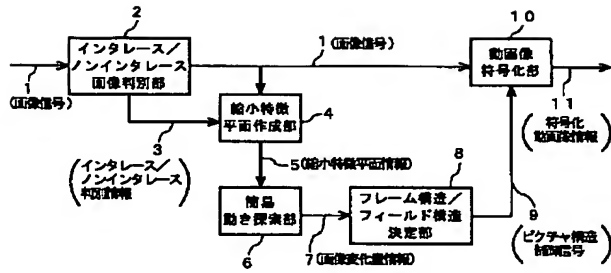
40 【図13】 動き補償を用いた動画像符号化装置のブロック図である。

【図14】 数式を示す図である。

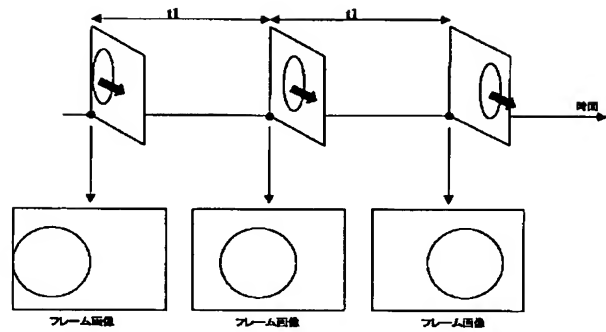
【符号の説明】

1…画像信号、2…インタレース/ノンインタレース画像判別部、4…縮小特徴平面作成部、6…簡易動き探索部、8…フレーム構造/フィールド構造決定部、10…動画像符号化部、21…インタレース/ノンインタレース切替部。

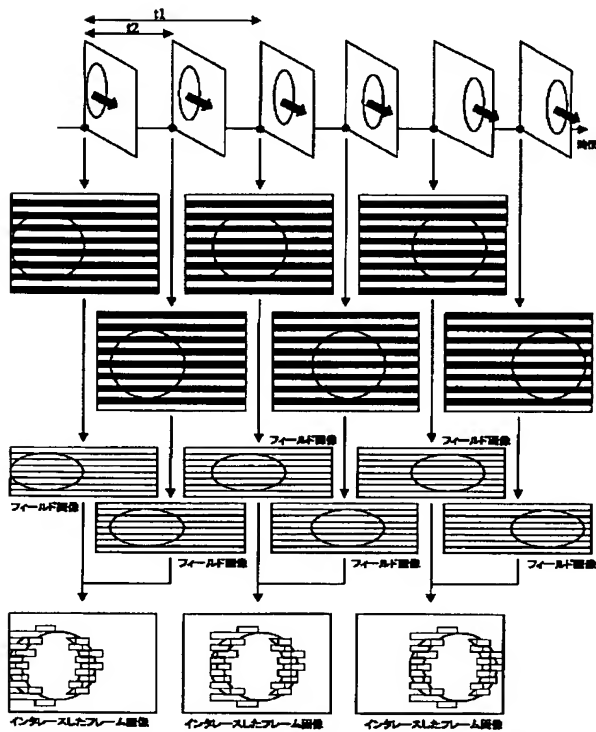
【図1】



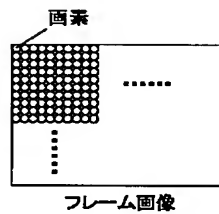
【図2】



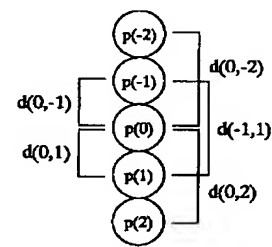
【図3】



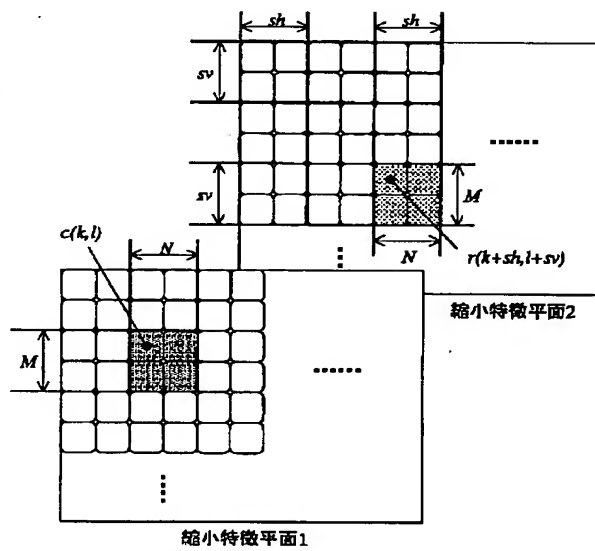
【図4】



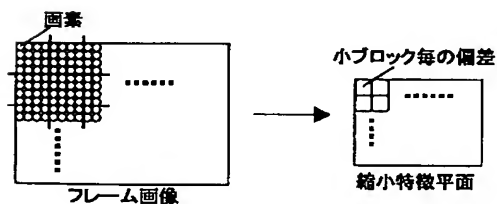
【図5】



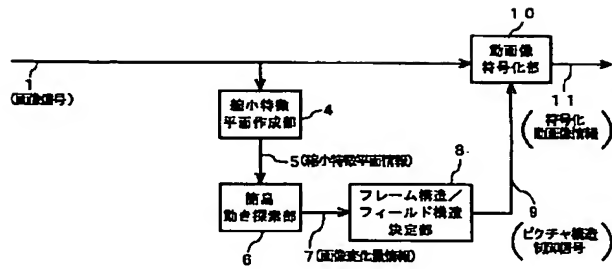
【図7】



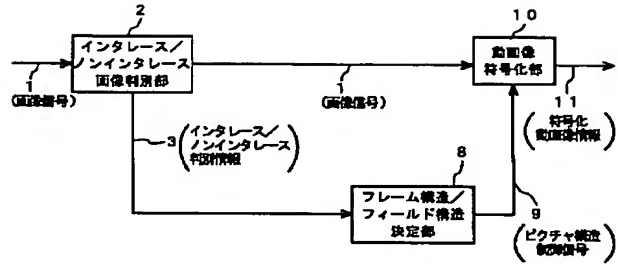
【図6】



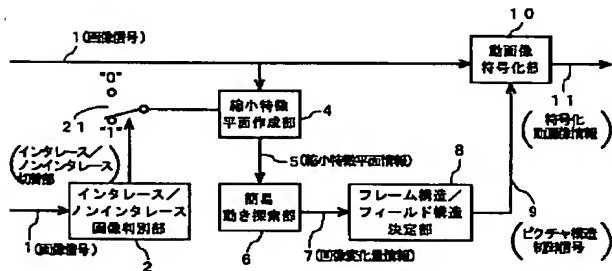
【図8】



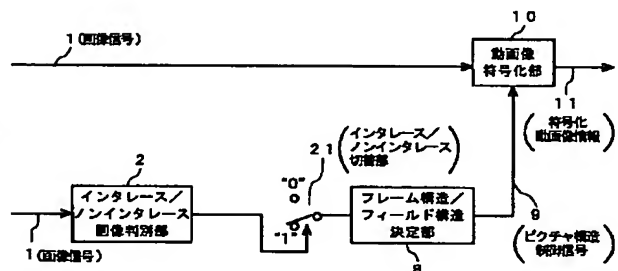
【図9】



【図10】



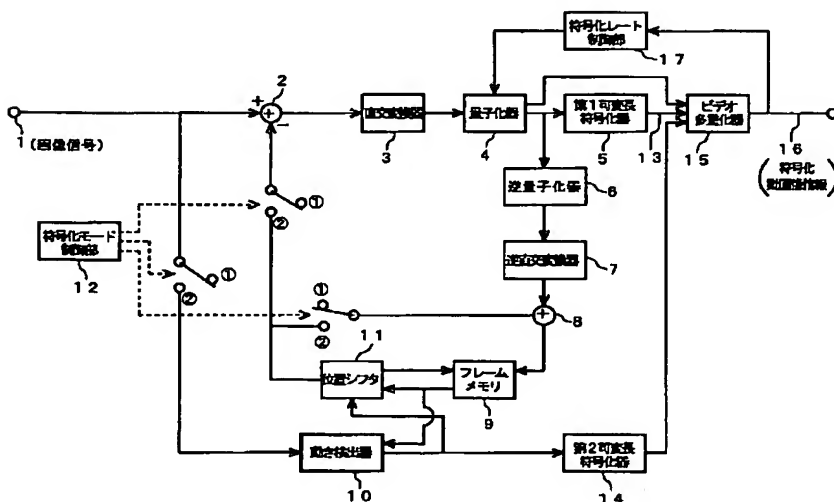
【図11】



【図12】



【図13】



【図14】

$$E(k, l) = \text{Min}(\text{Err}(k, l, h, v)) \quad \text{-----}(3)$$

ここで

$$\text{Err}(k, l, h, v) = \sum_{m=0}^{M-1} \sum_{n=0}^{N-1} |c(k+m, l+n) - r(k+m, l+n, (l+n+v))| \quad \text{-----}(4)$$

ただし、 $-(h \leq h \leq h, -v \leq v \leq v)$

フロントページの続き

(72)発明者 柳原 広昌
埼玉県上福岡市大原2-1-15 株式会社
ケイディディ研究所内

(72)発明者 菅野 勝
埼玉県上福岡市大原2-1-15 株式会社
ケイディディ研究所内

Fターム(参考) SC059 MA00 MA05 MA23 MC11 ME01
NN01 NN28 PP04 RB02 TA24
TA46 TB05 TB08 TC01 TC12
TC15 TD05 TD11 UA02 UA33